

AA

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03155365 A**

(43) Date of publication of application: 03.07.91

(51) Int. Cl. H02M 3/00  
H02J 1/10  
H02M 1/16

(21) Application number: 01292487

(22) Date of filing: 13.11.89

(71) Applicant: **NEC CORP NEC IBARAKI LTD**

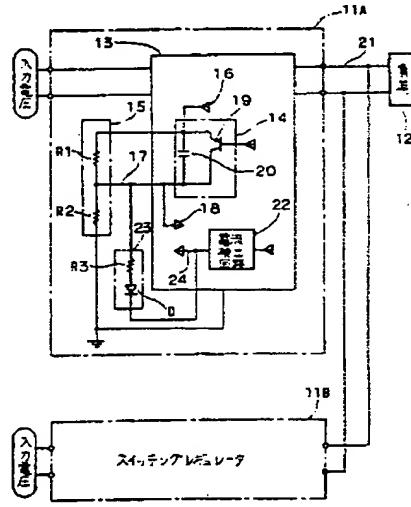
(72) Inventor: TAKAMURA AKISUKE  
YAMANAKA TAKAYUKI

**(54) POWER SUPPLY**

(57) **Abstract:**

**PURPOSE:** To prevent overcurrent at the time of start-up by providing a circuit, for detecting the output current and correcting the fluctuation at the time of start-up, for each of a plurality of switching regulators to be operated in parallel.

CONSTITUTION: Output current from a stabilizing control circuit 13 for switching regulators 11A, 11B, to which a plurality (two in the Figure) of outputs are connected in parallel, is detected 22 thus producing a correcting output voltage 24 proportional to the output current. When the correcting voltage 24 is lower than an output voltage 17 at a branch point, obtained by dividing a reference voltage 16 by means of resistors  $R_1$ ,  $R_2$  a current correcting circuit 23 functions. The branch point output voltage 17 rises with a time constant determined by the resistors  $R_1$ ,  $R_2$ ,  $R_3$  and the output impedance of a diode D and the current detecting circuit 22. When the output current rises to a prescribed range, the diode D is reversely biased to stop function of the current correcting circuit 23 thus fixing the branch point output voltage 17. By such arrangement, irregularity of start-up time is suppressed resulting in prevention of overcurrent at the time of start-up.



COPYRIGHT: (C)1991,JPO&Japio

⑯ 日本国特許庁 (JP) ⑰ 特許出願公開  
 ⑰ 公開特許公報 (A) 平3-155365

⑯ Int.CI.

H 02 M 3/00  
 H 02 J 1/10  
 H 02 M 1/16  
 3/00

識別記号

庁内整理番号

⑰ 公開 平成3年(1991)7月3日

B 7829-5H  
 8834-5G  
 8325-5H  
 W 7829-5H

審査請求 未請求 請求項の数 1 (全4頁)

⑰ 発明の名称 電源回路

⑰ 特願 平1-292487

⑰ 出願 平1(1989)11月13日

⑰ 発明者 高村 晶資 東京都港区芝5丁目33番1号 日本電気株式会社内

⑰ 発明者 山中 隆行 茨城県真壁郡関城町関館字大茶367-2 茨城日本電気株式会社内

⑰ 出願人 日本電気株式会社 東京都港区芝5丁目7番1号

⑰ 出願人 茨城日本電気株式会社 茨城県真壁郡関城町関館字大茶367-2

⑰ 代理人 弁理士 山内 梅雄

## 明細書

## 1. 発明の名称

電源回路

## 2. 特許請求の範囲

入力電圧を安定化された直流に変換する安定化制御回路と、基準電圧を分圧する分圧回路と、前記安定化制御回路内に設けられ前記分圧回路の分岐点出力電圧を変化させることにより出力電圧を徐々に立ち上げるスロースタート回路と、前記安定化制御回路に設けられ出力電流の値を検出し補正用電圧として出力する電流検出回路と、前記分岐点出力電圧が前記補正用電圧よりも大きいとき前記出力電流の立ち上がりが早くなるように前記分岐点出力電圧に前記補正用電圧の大きさに応じて補正を加える電流補正回路とを備えた複数個のスイッチングレギュレータの出力端子同士を接続して並列運転するようにしたことを特徴とする電源回路。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、入力電圧を安定化された直流に変換する複数個のスイッチングレギュレータの出力端子同士を接続して、安定化された直流を負荷に供給する電源回路に関する。

## 〔従来の技術〕

従来、この種の電源回路としては、例えば第3図に示すようなものがある。この電源回路は2個のスイッチングレギュレータ11A、11Bの出力端子を接続して、これら2個のスイッチングレギュレータ11A、11Bの並列運転にて負荷12に安定化された直流を供給するものである。

スイッチングレギュレータ11A、11Bは同一構成であるので、A系のスイッチングレギュレータ11Aについて説明する。スイッチングレギュレータ11Aは入力電圧を所定の安定化直流にする安定化制御回路13と、負荷12への電源供給の開始をスムーズに行うための安定化制御回路13に内蔵されたスロースタート回路14および分圧回路15を備えている。

分圧回路15は安定化制御回路13の内蔵する

基準電圧 1 6 を分圧抵抗  $R_1$  、  $R_2$  で分圧するものであり、その分圧点出力電圧 1 7 は、スロースタート回路 1 4 および内部制御部への制御電圧 1 8 として入力される。この分圧点出力電圧 1 7 を変化させることにより、スイッチングレギュレータ 1 1 A の動作が制御される。すなわち、スイッチングレギュレータ 1 1 A がオフのときは、スロースタート回路 1 4 内のトランジスタ 1 9 はオンしており、コンデンサ 2 0 の両端子はショートされている。従って、分岐点出力電圧 1 7 は基準電圧 1 6 に保たれているので、内部制御部への制御電圧 1 8 は制御範囲を越えており、スイッチングレギュレータ 1 1 A は動作しない。一方、スイッチングレギュレータ 1 1 A を動作させるには、トランジスタ 1 9 をオフさせる。そうすると、コンデンサ 2 0 は充電され、分圧回路 1 5 の分圧点出力電圧 1 7 は第 4 図 (a) に示すように、徐々に下がり始め、分圧回路 1 5 で決められた値に向かっていく。分圧点出力電圧 1 7 が時点  $t_1$  で内部制御部の制御範囲に入ると、内部制御部内のスイッ

チング素子の導通時間が尋ねる徐々に拡がり動作を開始する。そして、第 4 図 (b) に示すように、時点  $t_2$  になってスイッチングレギュレータ 1 1 A の出力電圧 2 1 が所定の値になると、通電期間はほぼ一定となる。

〔発明が解決しようとする課題〕

ところが、このようなスイッチングレギュレータ 1 1 A 、 1 1 B の並列運転においては、2 個のスイッチングレギュレータ 1 1 A 、 1 1 B の出力端子を並列に接続しているので、個々のスイッチングレギュレータ 1 1 A 、 1 1 B の内部インピーダンスの差やスロースタート時間のバラツキにより、出力電流の立ち上がりにバラツキが生じる。例えば、A 系のスイッチングレギュレータ 1 1 A の出力電流が第 4 図 (c) のように早く立ち上がり、B 系のスイッチングレギュレータ 1 1 B の出力電流が第 4 図 (d) のように遅く立ち上がる場合には、早い A 系はすでに最大供給できるところまで達しているのに、遅い B 系は零アンペア付近のままという場合もあった。

〔実施例〕

次に、本発明の一実施例について、第 1 図および第 2 図を参照して説明する。

第 1 図は本発明の電源回路のブロック図であり、第 3 図に示した従来例と同一のものには同一符号を付し、その説明は省略する。

本発明では出力電流の値を検出する電流検出回路 2 2 と、出力電流の立ち上がりのバラツキを補正する電流補正回路 2 3 とが従来のものに追加して設けられている。

電流検出回路 2 2 は出力電流の値を検出し、その検出した出力電流値に比例した補正用電圧 2 4 を出力するものであり、この補正用電圧 2 4 が分岐点出力電圧 1 7 より小さいときに電流補正回路 2 3 が動作する。すなわち、出力電流値が分岐点出力電圧 1 7 のときには零または小さい値のため、電流検出回路 2 2 の補正用電圧 2 4 も零または小さい値であり、分岐点出力電圧 1 7 よりも小さい。従って、電流補正回路 2 3 が動作する。つまり、分圧回路 1 5 の分岐点出力電圧 1 7 はコンデンサ

このように従来のスロースタート回路には、並列運転の場合、電源の立ち上がりのときに出力電流の立ち上がりの大きさに補正が加えられていないので、出力電流の立ち上がりが早いものは垂下点まで達するか、過電流検出点まで達し、出力電圧の立ち上がり時間が非常に長くなってしまうか、過電流を検出してダウンしてしまうという欠点があった。

〔課題を解決するための手段〕

本発明は、各々のスイッチングレギュレータ内に出力電流の値を検出し、補正用電圧として出力する電流検出回路と、この補正用電圧に基づいて出力電流の立ち上がりのバラツキを補正する電流補正回路を設けたことを特徴とする。

〔作用〕

これにより、複数個接続されたスイッチングレギュレータの出力電流の立ち上がりを、出力電流の立ち上がりが遅いものは早く、出力電流の立ち上がりが早いものは出力電流が規定値に達すると早く立ち上がらないようにする。

20、抵抗  $R_1$ 、 $R_2$  だけで決まる時定数ではなく、電流補正回路 23 の抵抗  $R_3$ 、ダイオード D および電流検出回路 22 の出力インピーダンスも含めた時定数で立ち下がることとなる。そして、出力電流が規定範囲内まで立ち上がりると、ダイオード D は逆バイアスされ、電流補正回路 23 は動作を停止する。これによって、分岐点出力電圧 17 は抵抗  $R_1$ 、 $R_2$  で決まる電位に固定される。これにより、スイッチングレギュレータ 11A、11B 間で出力電流の立ち上がりにバラツキがある場合、電流補正回路 23 の動作により、出力電流の立ち上がりが早いものは早くダイオード D が逆バイアスされ、出力電流の立ち上がりが遅くなるように補正される。

第2図はその動作を示す特性図である。いま、A系のスイッチングレギュレータ11Aの出力電流の立ち上がりが早く、B系のスイッチングレギュレータ11Bの出力電流の立ち上がりが遅いとすると、電流補正回路23の動作により、第2図(a)に示すように、スイッチングレギュレー

タ 11 A の分岐点出力電圧 17a はスイッチングレギュレータ 11 B の出力電圧 17b よりも立ち下がりが遅くなる。出力電圧は第 2 図 (b) に示すように、A 系または B 系のいずれかの分岐点出力電圧 17a、17b が制御範囲に入った時点  $t_1$  で立ち上がりを開始する。第 2 図 (c) に A 系の出力電流を、第 2 図 (d) に B 系出力電流をそれぞれ示す。

### 〔発明の効果〕

以上説明したように本発明は、並列運転を行う複数個のスイッチングレギュレータ間で、立ち上がり時における出力電流の立ち上がりの値のバラツキが小さくなるように補正することにより、立ち上がりにおける過電流の検出を防ぐことができる。また、垂下方式の並列運転において、立ち上がり時に垂下点に入ってしまうことによる電圧の立ち上がり時間が異常に長くなることを防止する効果がある。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例を示すブロック図、

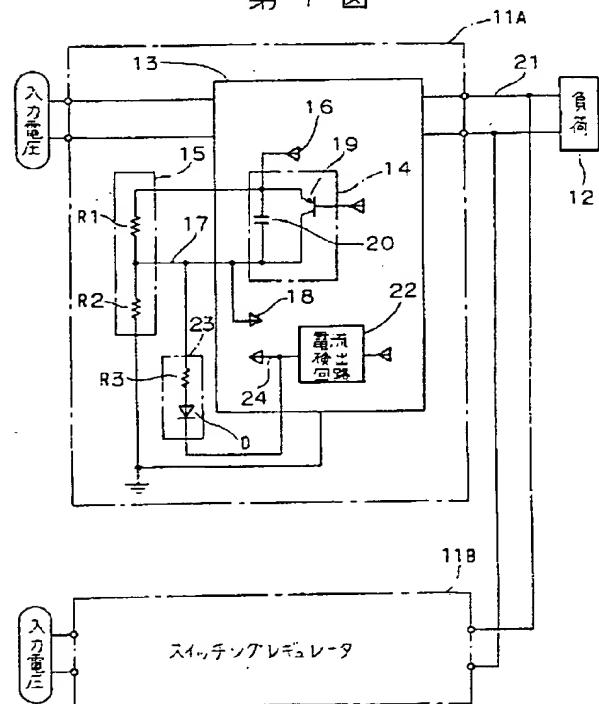
第2図は本発明の動作を示す特性図、第3図は従来例を示すブロック図、第4図は従来例の動作を示す特性図である。

1 1 ……スイッチングレギュレータ、  
 1 2 ……負荷、1 3 ……安定化制御回路、  
 1 4 ……スロースタート回路、  
 1 5 ……分圧回路、1 6 ……基準電圧、  
 1 7 ……分岐点出力電圧、1 8 ……制御電圧、  
 1 9 ……トランジスタ、2 0 ……コンデンサ、  
 2 1 ……出力電圧、2 2 ……電流検出回路、  
 2 3 ……電流補正回路、2 4 ……補正用電圧。

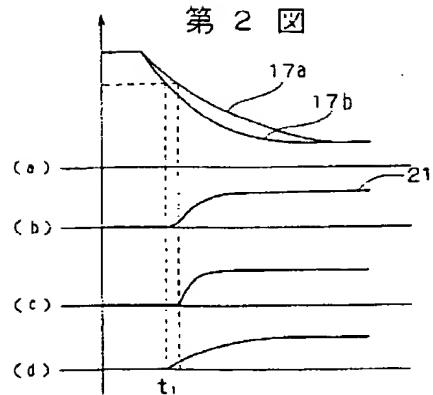
出願人 日本電気株式会社  
茨城日本電気株式会社

代 理 人 弁理士 山内梅雄

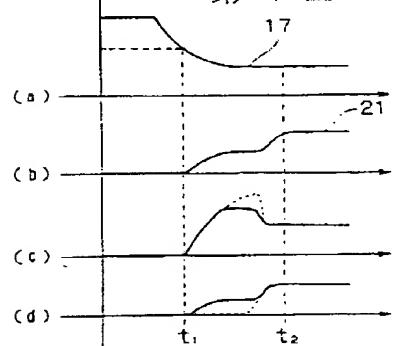
第 1 四



第 2 図



第 4 四



第 3 回

